

基于线阵 CCD 视觉导航系统设计

潘峥嵘, 朱 翔

(兰州理工大学 电气工程与信息工程学院, 甘肃 兰州 730050)

摘要: 提出了一种基于线阵 CCD 机器人视觉导航系统, 实现了将线阵 CCD 控制、路径图像二值化预处理、嵌入式 NIOSII 处理器、步进电机驱动整合在一片 FPGA 中。与传统模式下的电路板级模块化设计相比, 具有集成度高、实时性好、可靠性高的优点。结合 QuartusII 仿真软件进行功能验证更为便捷, 可在不改动硬件的前提下实现系统修正, 缩短开发周期提高了效率。

关键词: 视觉导航; 线阵 CCD; NIOSII; FPGA

中图分类号: TP242.62

文献标志码: A

文章编号: 1004-0366(2010)04-0119-05

Design of a Visual Navigation System Based on Linear CCD

PAN Zheng-rong, ZHU Xiang

(School of Electrical and Informational Engineering, Lanzhou University of Science and Technology, Lanzhou 730050, China)

Abstract: A robot visual navigation system based on linear CCD is designed. The liner CCD control, the image binarization pretreatment path, the embedded NIOSII processor, and the step motor control are integrated in a piece of FPGA. Compared with the traditional board-level modular design, this system has a higher integration, good real-time performance and high reliability. Its use together with the simulation software QuartusII can make the functional verification faster and easier; the system can be modified without changing any hardware. Hence it will shorten the developing period and improve its efficiency.

Key words: visual navigation; linear CCD; NIOSII; FPGA

移动机器人路径引导是机器人领域研究的一个重要分支, 而基于视觉的路径引导是当前研究的一个主流方向。目前所使用的视觉传感器主要为面阵型图像传感器, 为了获得较大的前瞻, 使得图像传感器成像平面与行驶路面存在一定夹角, 使获得的图像产生近大远小的变形。这一现象的存在造成图像处理过程更为复杂。对于高速移动场合下前瞻决定了行驶的速度和安全性, 而对于低速移动的机器人系统前瞻所造成的数据处理复杂性超过了其带来的控制优势^[1]。

1 视觉导航控制器设计

导航系统设计主要由移动平台、视觉采集单元、导航控制单元、供电单元 4 部分组成。移动平台是导

航系统的最终实现硬件基础, 是导航系统的载体, 只有在一个拥有优良运动特性的平台上才能将先进的导航算法得以实现。视觉采集是视觉导航系统的主要输入来源, 是获得路面引导信息的基本途径, 要求在各种光照条件下能够正常的获得路面信息。导航控制单元是移动导航系统的核心, 是导航算法的硬件载体, 不但要求有较高的运算速度, 同时稳定的运行也是非常必要的, 因此在各种场合下的抗干扰能力也是控制单元设计的一项主要内容, 系统如图 1 所示。

2 路径引导采集和数字化处理

2.1 线阵 CCD 系统驱动设计

系统中选用东芝公司生产的 TCD2252D 线阵 CCD, 该芯片是由一种高灵敏度、低暗电流、2 700

像元的内置采样保持电路的 2 相彩色线阵 CCD 图像传感器. 对于 CCD 每行像素采样可分为 2 步: 光积分和电荷转移, 在光积分阶段进行光电荷的积累并将之前一帧已经转移到移位寄存器中的电荷送入放大器输出同时清空移位寄存器中无效电荷, 在电荷转移阶段将光电荷送入移位寄存器中^[2,3]. 在光积分阶段 SH (转移栅) 引脚输入为低电平, 这时存储栅和移位寄存器独立工作, 存储栅进行光积分采

样, 而模拟移位寄存器在驱动脉冲的引导下串行输出转移电荷, CP (钳位栅) 作为输出钳位选通, SP (采样保持栅) 作为采样保持信号送至各 OS (信号输出) 端输出采样信号^[3]. 在整个光积分过程中 RS (复位栅) 信号负责清除寄存器中的残余电荷. 在电荷转移阶段 SH 为高电平并且 $\Phi 1$ (时钟引脚) 也为高电平, 使得光敏区的信号电荷并行送至移位寄存器的 $\Phi 1$ 电极, 为下次输出做好准备.

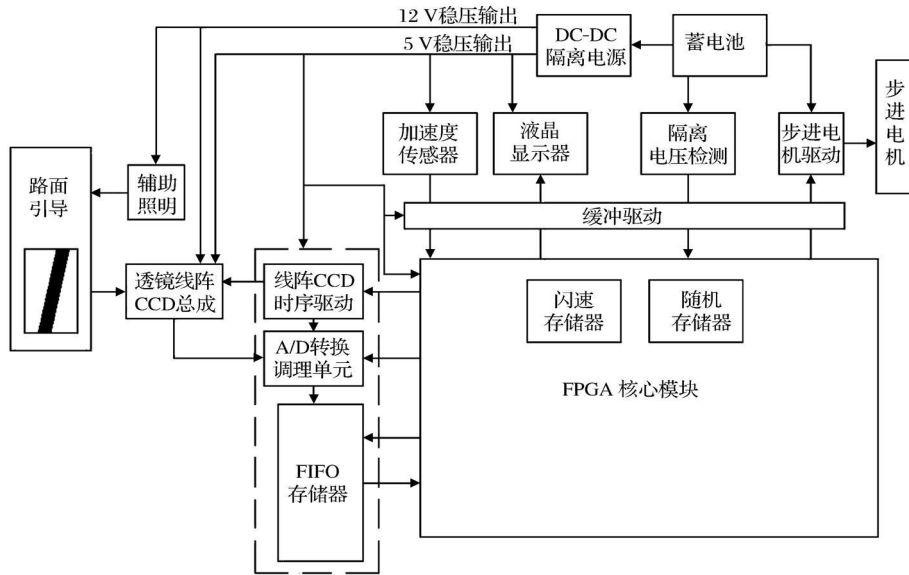


图 1 系统整体结构

鉴于视觉采集单元从功能上较为独立, 并且考虑后续升级, 加之部分逻辑关系相对简单, 故此单元采用独立逻辑器件设计. 此处采用 EMP7064SL44-10 进行时序发生设计. 由外部 10 MHz 有源晶振产生外部时钟, 内部进行 10 分频产生基础时钟, 整个工作周期, 由光积分周期和电荷转移周期组成, 在 Quartus II 仿真软件中时序仿真如图 2 所示.

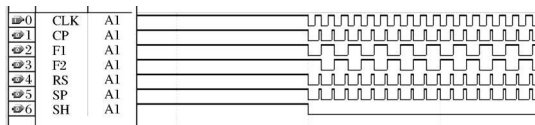


图 2 TCD2252D 时序仿真结果

2.2 数字采集单元设计

TCD2252D 经驱动后输出为以 SH、SP 作为伴随信号的 3 路模拟量图像采集信号. 因此需要进行数字化采样才能进行路径识别, 设计中选用美国 TI 公司生产的新型模数转换器件 TLC5510 进行模拟通道的数字采样, 该器件采用 CMOS 工艺制造具有 8 位高阻抗并行输出, 最小采样率为 20MSPS.

TLC5510 的时钟信号在每一个下降沿采集模拟输入信号. 第 N 次采集的数据经过 2.5 个时钟周期的延迟之后, 将送到内部数据总线上. 在所示的工作时序的控制下, 当第 1 个时钟周期的下降沿到来时, 模拟输入电压将被采样到高比较器块和低比较器块, 高比较器块在第 2 个时钟周期的上升沿最后确定高位数据, 同时, 低基准电压产生与高位数据相应的电压. 低比较器块在第 3 个时钟周期的上升沿的最后确定低位数据. 高位数据和低位数据在第 4 个时钟周期的上升沿进行组合, 这样, 第 N 次采集的数据经过 2.5 个时钟周期的延迟之后, 便可送到内部数据总线上^[4].

视觉采集单元的 OS 信号在 SP 低电平的初期和末期均不稳定, 故在 SP 低电平的中期阶段进行采用才能获得稳定的信号. SP 的高电平时间为 200 ns, 低电平时间为 800 ns, 即在 SP 下降沿后 200 ns 进行采样并在之后 600 ns 内完成转换并储存, 故 CLK 频率选为 10 MHz, 采样通道如图 3 所示.

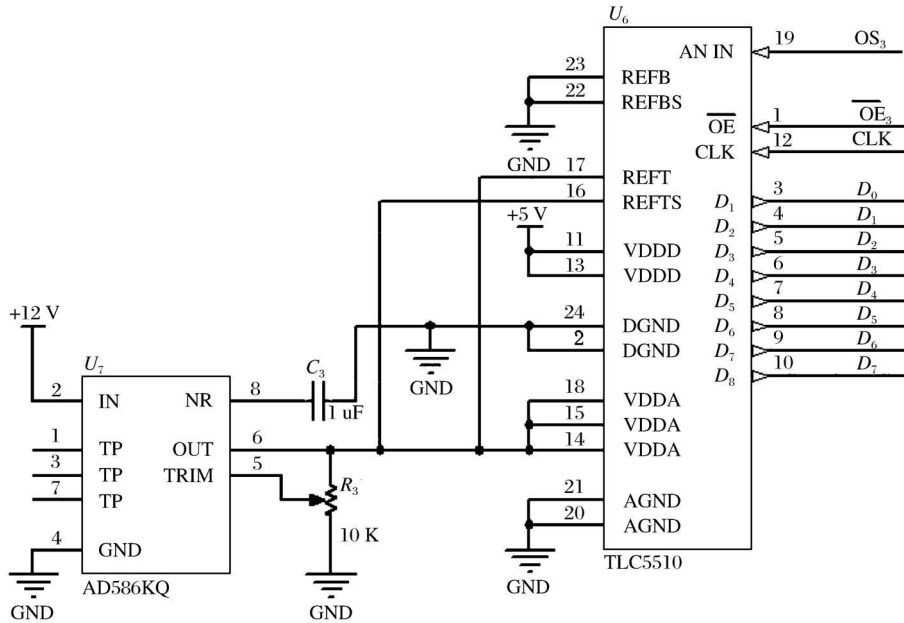


图 3 TLC5510 采样电路

2.3 视频缓冲设计

在每个采样像素输出周期内需同时对 3 色通道同时进行采样, 3 片 TLC5510 同时工作并同时完成转换, 之后需对 3 路采样的数字储存进行存储, 只有在整个一行像素输出完毕以后再进行各种处理才能得到有效结果. 关键需要解决的是 3 路数据同时到来, 但存储器只有一个数据输入通道, 故只能分 3 次将数据分别存入对应存储单元. 根据上一节分析可知从 TLC5510 完成转换到下一个像素输出开始留有 600 ns 的时间, 因此对存储器要求单次访问时间要 < 200 ns. TCD2252D 对每个像元进行采集存储共需 8 328Byte 存储单元, 并且至少实现能缓冲 16 帧, 因此共需 133 248Byte 的空间.

频频存储器是一种具有独立输入输出接口的特殊存储器, 与通用存储器相比频频存储器读写访问各为独立通道. 频频存储器的访问遵循的是先入先出的原则, 此种访问方式称为队列式访问. 因此频频存储器也被称为 FIFO (First IN First Out, FIFO) 存储器. 根据上述分析在设计中选用 AverLogic 公司生产的 AL422B. 该芯片具有 384KByte 的存储空间, 独立的读写操作控制, 可实现不同的输入输出速率, 最小读写周期为 20 ns, 并自行刷新数据, 5.0 ~ 3.3 V 供电范围内工作^[5].

3 路径信息及导航控制

3.1 路径特征信息提取

经过前述处理后得到的关于每个像素的 3 字节

色彩数据, 整个一行像素的集合描述了下一时刻路径的引导特征, 但该方式下进行路径提取十分复杂, 需要进行灰度特征提取, 在灰度表示下引导线和路面将以灰度值的差异呈现出来使后续分析更加简便. 灰度值和 RGB 彩色空间的关系经整形化处理如公式 1 所示. 按照此公式计算可以得到每一像素的灰度值

$$Y = (R \times 76 + G \times 150 + B \times 30) / 256. \quad (1)$$

由于受路面材质和路面杂质等状况的影响, 采集到的数据会有一定程度的噪声夹杂. 为了消除噪声需对得到灰度数据进行滤波处理, 在设计中选用的中值滤波算法, 该算法可在去除脉冲噪声、椒盐噪声的同时保留图像的边缘细节^[6], 可以克服均值滤波方法所造成的图像细节模糊, 同时实现起来也简单可行.

经过前述处理后, 各种噪声基本去除可进行导航线的识别. 导航的原理是利用路面与导航线有一定的反差进行导航线识别的. 由此可认为识别的对象只包含 2 部分内容即场地基色和引导线, 故可采用阈值来进行二值化^[7]. 对于视觉传感器而言, 图像输出效果受外界光照强度色温等影响输出不同, 导致二值化的过程阈值变化较大. 但设计使用了辅助背光照明, 受外界光照影响较小, 阈值相对稳定, 在不改变场地的情况下阈值几乎不变. 故可以使用阈值进行引导线边缘识别^[8]. 导航线识别的最终输出结果为 2 项数据: 引导线宽度、引导线相对视域场坐标. 只有获得这 2 项参数才能确定导航平台姿态. 此

过程均基于边缘检测实现,理想情况下整个边缘检测过程将发生2次翻转,即检测到引导线进行1次翻转,引导线消失进行1次翻转,2次翻转的相对距离为引导线宽度、翻转点坐标和的一半为引导线位置.由于出现情况较复杂,故此部分处理不适合直接用硬件逻辑电路搭建,因此采用FPGA植入NIOSII软核处理器进行处理,以C语言进行编程实现.

3.2 导航控制算法设计

经过导航线识别后得到关于引导线的2个特征参数:引导线宽度、引导线相对视域场坐标.引导线宽度反映了移动平台瞬时移动方向与引导线采样点切线方向的夹角;引导线相对视域场坐标反映了移动平台几何中心与引导线的垂直距离如图4所示.

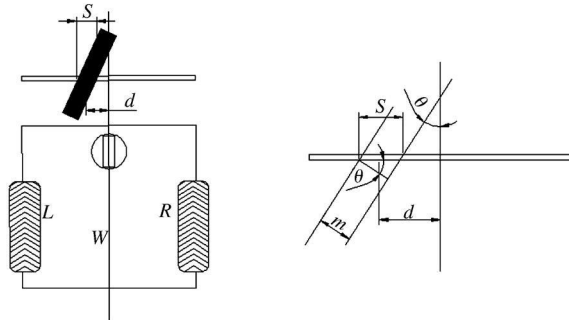


图4 导航模型

通常情况下当平台以直线向前行驶时引导线在线阵CCD视域内可能出现的情况概括为4种,如图5所示.

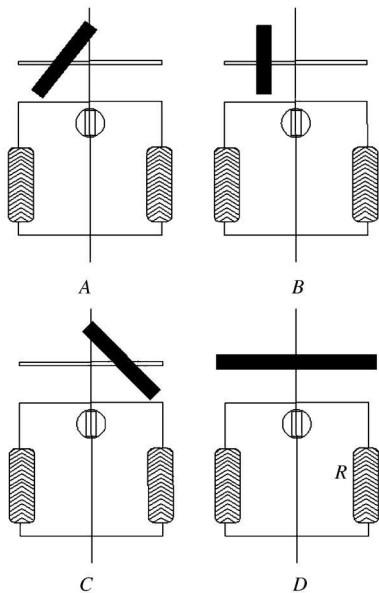


图5 引导线与平台相对状态

对于A和C状态而言,均可以找到一个适合的圆弧半径使之沿此半径转过一定角度后达到S等于引导线宽m,并且使d=0,如图6所示.

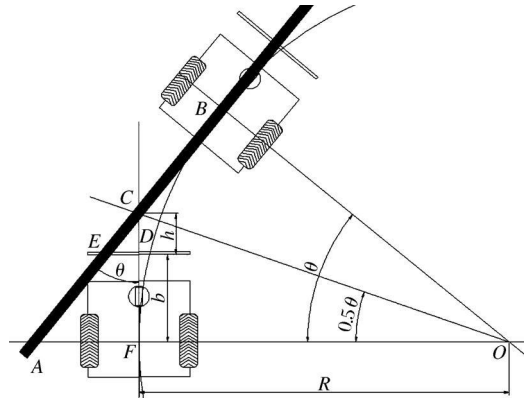


图6 姿态调整关系

只需要沿从两轮中心处沿轮轴线向右半径为R的圆弧旋转 θ 角后将得到理想状态.关键在于如果得到R和 θ .由于 $\triangle AOB$ 与 $\triangle EDC$ 相似故转角 $\theta = \angle ECD$,对于R可由 $\triangle FOC$ 得到,从几何学可知边FC = 边BC,故 $\angle COF = \theta/2$,计算R的公式为

$$R = FC \times \text{ctg} \frac{\theta}{2}, \quad (2)$$

式中FC的长度由CD和FD组成,其中FD为视域标线与驱动轮轴心的距离b,而CD的距离为 $d \times \text{ctg} \theta$,经过整理后得

$$R = \frac{b \times \sin \theta + d \times \cos \theta}{1 - \cos \theta}. \quad (3)$$

对于图5(B)一般情况下保持原状态继续前进,只有在引导线相对中心位置d的绝对值过大时为防止丢线,需要进行处理,处理可以看成是系统主动添加扰动而使系统达到更稳定的平衡.对于图5(D)情况,出现此种状态基本有2种情况产生:一种是姿态初始时错无,线阵CCD视域线与引导线基本平行,此时系统无法裁决导航方向,故需停机报警;另一种情况是经过十字交叉线,此类线的特征是继续前行将会恢复到图5中前3种正常导航检测状态.

经过上述分析得出公式可以看出分为2部分以引导线在视域内的移动方向进行区分,由于此部分公式复杂,设计参数多,固采用硬件逻辑电路设计将占用大量逻辑单元并且与后续处理接轨较难.故采用嵌入式NIOSII软核由编程实现,但上述运算复杂,耗时较长,鉴于此在设计中使用查表方式进行.预先根据S和d的有限组合建立一个二维数表,运行过程中进行查表处理.

4 导航系统FPGA综合

在设计中除一些专用特殊功能电路,如A/D转换器、存储器等,其余功能实现均在FPGA内实现.

对于一系列的路径信息预处理过程,各模块之间采用网线型变量连接,而最终的预处理出是通过 PIO 核和 Avalon 总线与 NIOS II 处理器进行连接。PIO 核在 Avalon 从端口和通用 I/O 之间提供了一个存储器映像接口。I/O 端口与片上用户逻辑或 FPGA 的 I/O 引脚相连。PIO 核的 I/O 端口可连接片上逻辑或片外逻辑,PIO 核可配置为输入、输出或双向。若用来控制双向 I/O 引脚,则 PIO 核提供具有三态

控制的双向模式。读和写数据寄存器的硬件逻辑是独立的。读数据寄存器返回输入端口的数据;写数据寄存器影响输出端口的内容。由于这些端口是独立的,因此读数据寄存器并不返回上次写入的数据。

如图 7 所示整个过程为串行操作过程,所有单元以共享的节拍进行工作,形成流水线处理模式。此种设计很好地减轻了处理器的负担并提高了系统实时性。

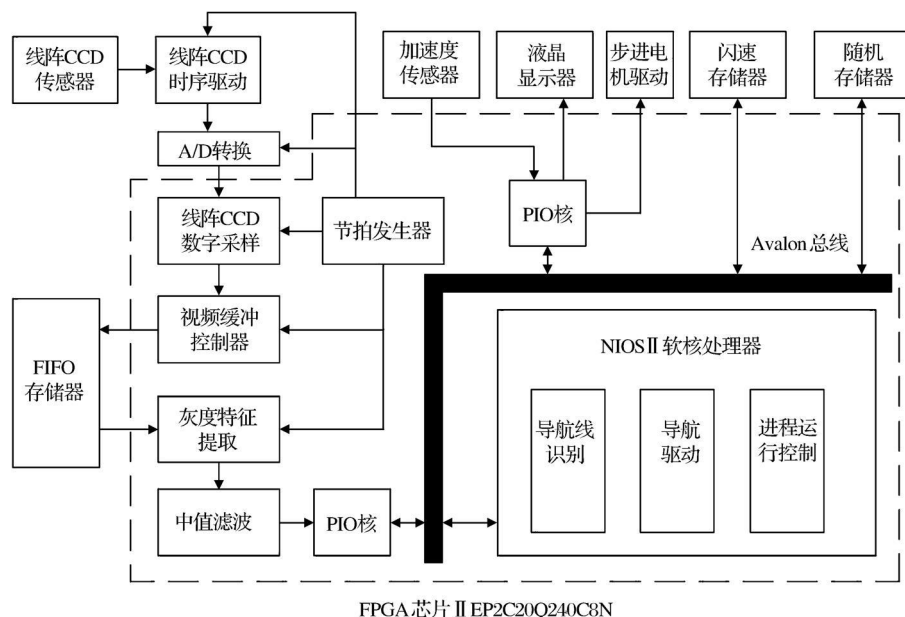


图 7 系统综合框

5 结语

此设计是一套基于 SOPC 的系统, FPGA 作为核心单元, 将使大部分处理功能在 FPGA 上完成。整个系统结构紧凑, 外围电路设计更为简单, 缩小了控制系统的整体尺寸, 为移动化应用带来了便利。并且实现了在无需改动硬件的情况下对系统的功能构架进行修改。

参考文献:

[1] 卢韶芳, 刘大维. 自主式移动机器人导航研究现状及其相关技术[J]. 农业机械学报, 2003, 33(2): 112-116.

- [2] 李海兰. 基于线阵 CCD 及 FPGA 的动态光谱数据采集与预处理[D]. 天津大学: 硕士学位论文, 2007: 35.
- [3] 刘松林, 哈长亮, 郝向阳, 等. 基于机器视觉的线阵 CCD 相机成像几何模型[J]. 测绘科学技术学报, 2006, 10(5): 81-86.
- [4] 温智宁, 管自新. 基于 TLC5510 的数据采集系统设计[J]. 国外电子元器件, 2008, 14(5): 22-25.
- [5] 黄再银. 视频帧存储器 AL422B 及其应用[J]. 中国有线电视, 2003, 11(6): 59-60.
- [6] 王建华, 王春平, 贾洪涛. 自适应中值滤波器在图像降噪技术中的应用[J]. 测控技术, 2004, 16(5): 54-56.
- [7] 罗志斌, 田愉. 利用 C 语言代替汇编语言实现高分辨率二值图像的快速显示和移动[J]. 甘肃科学学报, 1994, 6(1): 41-44.
- [8] 张华伟, 潘瑞松. 二值图像快速扫描聚类算法的 FPGA 实现[J]. 甘肃科学学报, 2007, 19(2): 99-101.

作者简介:

潘嵘嵘 (1964-) 男, 山东省蓬莱人, 1988 年毕业于甘肃工业大学自动控制系工业电气自动化专业。现任兰州理工大学教授, 硕士研究生导师, 研究方向为智能检测与控制、先进自动控制系统、智能仪表装置等。